

特 許 協 力 条 約

PCT

REC'D 16 SEP 2004

WIPO

PCT

特許性に関する国際予備報告 (特許協力条約第二章)

(法第12条、法施行規則第56条)

[PCT 36条及びPCT規則70]

出願人又は代理人 の書類記号 030254X521	今後の手続きについては、様式PCT/IPEA/416を参照すること。	
国際出願番号 PCT/JP03/12700	国際出願日 (日.月.年) 03.10.2003	優先日 (日.月.年) 03.10.2002
国際特許分類 (IPC) Int. Cl ⁷ H04L12/56, G06F17/30 ¹		
出願人 (氏名又は名称) 株式会社インフォーエス		

<p>1. この報告書は、PCT 35条に基づきこの国際予備審査機関で作成された国際予備審査報告である。 法施行規則第57条 (PCT 36条) の規定に従い送付する。</p> <p>2. この国際予備審査報告は、この表紙を含めて全部で <u>4</u> ページからなる。</p> <p>3. この報告には次の附属物件も添付されている。</p> <p>a <input checked="" type="checkbox"/> 附属書類は全部で <u>9</u> ページである。</p> <p><input checked="" type="checkbox"/> 補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関が認めた訂正を含む明細書、請求の範囲及び/又は図面の用紙 (PCT規則70.16及び実施細則第607号参照)</p> <p><input type="checkbox"/> 第I欄4. 及び補充欄に示したように、出願時における国際出願の開示の範囲を超えた補正を含むものとこの国際予備審査機関が認定した差替え用紙</p> <p>b <input type="checkbox"/> 電子媒体は全部で _____ (電子媒体の種類、数を示す)。 配列表に関する補充欄に示すように、コンピュータ読み取り可能な形式による配列表又は配列表に関連するテーブルを含む。 (実施細則第802号参照)</p> <p>4. この国際予備審査報告は、次の内容を含む。</p> <p><input checked="" type="checkbox"/> 第I欄 国際予備審査報告の基礎</p> <p><input type="checkbox"/> 第II欄 優先権</p> <p><input type="checkbox"/> 第III欄 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成</p> <p><input type="checkbox"/> 第IV欄 発明の単一性の欠如</p> <p><input checked="" type="checkbox"/> 第V欄 PCT 35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明</p> <p><input type="checkbox"/> 第VI欄 ある種の引用文献</p> <p><input type="checkbox"/> 第VII欄 国際出願の不備</p> <p><input type="checkbox"/> 第VIII欄 国際出願に対する意見</p>	
---	--

国際予備審査の請求書を受理した日 30.04.2004	国際予備審査報告を作成した日 27.08.2004	
名称及びあて先 日本国特許庁 (IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 玉木 宏治	5X 3047
電話番号 03-3581-1101 内線 3596		

様式PCT/IPEA/409 (表紙) (2004年1月)

第I欄 報告の基礎

1. この国際予備審査報告は、下記に示す場合を除くほか、国際出願の言語を基礎とした。

☐ この報告は、_____ 語による翻訳文を基礎とした。

それは、次の目的で提出された翻訳文の言語である。

☐ PCT規則12.3及び23.1(b)にいう国際調査

☐ PCT規則12.4にいう国際公開

☐ PCT規則55.2又は55.3にいう国際予備審査

2. この報告は下記の出願書類を基礎とした。(法第6条(PCT14条)の規定に基づく命令に応答するために提出された差替え用紙は、この報告において「出願時」とし、この報告に添付していない。)

☐ 出願時の国際出願書類

☒ 明細書

第 1-4, 9-14, 16-92 _____ ページ、出願時に提出されたもの

第 5-8, 15 _____ ページ*, 13.08.2004 付けで国際予備審査機関が受理したもの

第 _____ ページ*, _____ 付けで国際予備審査機関が受理したもの

☒ 請求の範囲

第 2-20, 22-48, 50, 51 _____ 項、出願時に提出されたもの

第 _____ 項*, PCT19条の規定に基づき補正されたもの

第 1, 21, 49, 52-54 _____ 項*, 13.08.2004 付けで国際予備審査機関が受理したもの

第 _____ 項*, _____ 付けで国際予備審査機関が受理したもの

☒ 図面

第 1-53 _____ ページ/図、出願時に提出されたもの

第 _____ ページ/図*, _____ 付けで国際予備審査機関が受理したもの

第 _____ ページ/図*, _____ 付けで国際予備審査機関が受理したもの

☐ 配列表又は関連するテーブル

配列表に関する補充欄を参照すること。

3. ☐ 補正により、下記の書類が削除された。

☐ 明細書 第 _____ ページ

☐ 請求の範囲 第 _____ 項

☐ 図面 第 _____ ページ/図

☐ 配列表(具体的に記載すること)

☐ 配列表に関連するテーブル(具体的に記載すること) _____

4. ☐ この報告は、補充欄に示したように、この報告に添付されかつ以下に示した補正が出願時における開示の範囲を超えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c))

☐ 明細書 第 _____ ページ

☐ 請求の範囲 第 _____ 項

☐ 図面 第 _____ ページ/図

☐ 配列表(具体的に記載すること)

☐ 配列表に関連するテーブル(具体的に記載すること) _____

* 4. に該当する場合、その用紙に“superseded”と記入されることがある。

第V欄 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

1. 見解

新規性(N)	請求の範囲 1-54 請求の範囲 _____	有 無
進歩性(IS)	請求の範囲 1-54 請求の範囲 _____	有 無
産業上の利用可能性(IA)	請求の範囲 1-54 請求の範囲 _____	有 無

2. 文献及び説明(PCT規則70.7)

文献1: JP 10-257066 A (三菱電機株式会社)
1998.09.25

要約, 請求項1, 第0020段落から第0032段落, 第1図から第3図

文献2: JP 2002-16638 A (三菱電機株式会社)
2002.01.18
第2, 7図

文献3: 鹿島 和幸, 曾田 圭一, 森木 嘉宏, 市橋 立機, 安部 哲也,
「IPルーチングテーブルのハードウェアによる高速検索方式」,
1998年電子情報通信学会 通信ソサイエティ大会 B-7-123,
1998.09.07

文献4: JP 8-212790 A (川崎製鉄株式会社)
1996.08.20
請求項1

・請求項 1-54

上記文献1には, IPアドレスを複数の部分アドレスに分割し, 分割したそれぞれの部分アドレス毎に対応した制御テーブルを検索して部分アドレスに対応する登録情報がある否かを照合し, 検索・照合が終了するまで, 得られた照合結果から, 次のアドレスに対応したテーブルの検索を繰り返すことが記載されている。

上記文献2には, IPアドレスを複数の部分アドレスに分割し, 分割したそれぞれの部分アドレス毎に対応した制御テーブルを検索して部分アドレスに対応する登録情報がある否かを照合すること, そして, 登録情報に有効, 無効の情報を設けることが記載されている。

上記文献3には, IPルーチングテーブルを検索する際に, 検索キーのビットの値によって分岐する, 2分岐のツリー構造の Patricia Trie を利用して検索を行うことが記載されている。

補充欄

いずれかの欄の大きさが足りない場合

第 V.2 欄の続き

上記文献4には、検索対象のデータを所定のセグメント単位に分割し、前記セグメント単位のプロトコルアドレスの論理積一致検索を行うことで、前記データのプロトコルアドレスを検索することが記載されている。

上記文献1-4のいずれにも、検索対象のビットストリングから現段階の部分対象ビットストリングを選択して、前記現段階の部分対象ビットストリングが取り得る全ての値と照合する全照合工程（全照合手段）と、前記全照合工程（全照合手段）とは独立に、現段階の部分登録ビットパターンを示すための現段階のパターンテーブルをメモリよりロードするパターンロード工程（パターンロード手段）と、前記全照合の結果と、前記現段階のパターンテーブルとにより、前記現段階の部分対象ビットストリングに一致する前記現段階の部分登録ビットパターンの有無を示す判定工程（判定手段）とを有することは記載も示唆もされていない。

たり、一連の処理を繰り返すことにより対応可能な照合方法および照合装置を提供することも本発明の目的の1つである。

発明の開示

本発明のビットストリングの照合方法においては、検索対象のビットストリン
 5 グ（被検索ビットストリング）を複数ビットの部分対象ビットストリング（部分
 被検索対象ビットストリング）に分けて、予め登録された複数の登録ビットパ
 ターンと多段階で照合するプロセスを有する方法を採用する。多段階に含まれる
 1つの照合段階である現段階は、検索対象のビットストリングから、現段階の部
 分対象ビットストリングを選択し、その現段階の部分対象ビットストリングが取
 10 り得る全ての値と照合する全照合工程と、複数の登録ビットパターンの部分登録
 ビットパターンを示すためのパターンテーブルであって、現段階に先行する段階
 から得られる照合継続情報により決まる現段階のパターンテーブルを、全照合工
 程とは独立に、全照合工程と前後して、または並列に、メモリよりロードするパ
 ターンロード工程とを有する。この現段階のパターンテーブルは、現段階の部分
 15 対象ビットストリングが取り得る全ての値に対応した領域を持ち、現段階の部分
 対象ビットストリングに対して照合対象となる部分登録ビットパターンを示す。

現段階は、さらに、全照合工程の結果と現段階のパターンテーブルとにより、
 現段階の部分対象ビットストリングに一致する部分登録ビットパターンの有無を
 少なくとも示す照合結果を得る判定工程と、この照合結果により、現段階のパ
 20 ターンテーブルに対応するアドレステーブルから、現段階の次の段階のパターン
 テーブルのアドレスを含む照合継続情報を出力する出力工程とを有する。アドレ
 ステーブルには、現段階のパターンテーブルに示された部分登録ビットパター
 ンのそれぞれに続く次の段階のパターンテーブルのアドレスが示されている。この
 ため、アドレステーブルの中から、現段階において一致する部分登録ビットパ
 25 ターンに続く、次の段階で照合する部分登録ビットパターンを示す次の段階のパ
 ターンテーブルのアドレスを含む照合継続情報を出力することができる。

この照合方法を実現する照合装置として、本発明においては、検索対象のビッ
 トストリングを複数ビットの部分対象ビットストリングに分けて、予め登録され
 た複数の登録ビットパターンと多段階で照合するための照合装置であって、多段

- 階の少なくとも1つの照合する段階を実行する照合装置を提供する。この照合装置は、検索対象のビットストリングから、多段階の1つの現段階の部分対象ビットストリングを選択し、その部分対象ビットストリングが取り得る全ての値と照合する全照合手段と、先行する段階から得られる照合継続情報により決まる現段階のパターンテーブルを、この全照合手段とは独立に、メモリよりロードするパターンロード手段と、全照合手段の結果と現段階のパターンテーブルとにより、部分対象ビットストリングに一致する部分登録ビットパターンの有無を少なくとも示す照合結果を出力する判定手段と、照合結果により、現段階のパターンテーブルに対応して記録されたアドレステーブルから、次の段階のパターンテーブルのアドレスを含む照合継続情報を出力する出力手段とを有する。

- これらの照合方法および照合装置は、現段階で一致する部分登録ビットパターンに続く次の段階のパターンテーブルのアドレスを含む照合継続情報を出力することにより完全一致および最長一致の検索機能を提供する。さらに、判定工程および判定手段において、部分対象ビットストリングに値が最も近い最大または最小の部分登録ビットパターンの有無を含む照合結果が得られると、出力工程および出力手段では、一致する部分登録ビットパターンがないときに、アドレステーブルから、最大または最小の現段階の部分登録ビットパターンに続く次の段階のパターンテーブルのアドレスを含む照合継続情報を出力できる。これにより、検索機能として範囲一致を含めた照合方法および照合装置を提供できる。

- ここで、部分対象ビットストリングに値が最も近い最大の部分登録ビットパターンとは、部分対象ビットストリングより値が小さくて最大の部分登録ビットパターンを意味する。また、部分対象ビットストリングに値が最も近い最小の部分登録ビットパターンとは、部分対象ビットストリングより値が大きくて最小の部分登録ビットパターンを意味する。最大の部分登録ビットパターンに続くパターンテーブルのアドレスが選択されることにより、以下で説明する右倒れの範囲検索が可能となる。また、最小の部分登録ビットパターンに続くパターンテーブルのアドレスが選択されることにより、以下で説明する左倒れの範囲検索が可能となる。したがって、右倒れ型の検索においては、以下で説明する最大の側が選択され、左倒れ型の検索においては、以下で説明する最小の側が選択される。

また、本発明の照合方法および照合装置においては、多段階の照合の1つの段階（現段階）において、全照合工程および全照合手段により、部分対象ビットストリングが取り得る全ての値と照合する。そのため、現段階の部分対象ビットストリングと照合する対象となる、現段階の部分登録ビットパターン（以降ではエントリとも称する）を示す現段階のパターンテーブルを、照合とは独立した処理でメモリよりロードし、完全一致または範囲一致を導くことができる。

パターンテーブルは、部分エントリのビット列そのものである必要はなく、むしろ、部分エントリの値を直接またはビットパターンあるいはフラグなどにより部分エントリと対応するような形式で示すデータであることがデータ量の点から望ましい。本発明においては、部分対象ビットストリングが取り得る全ての値と照合する全照合工程あるいは全照合手段を備えている。したがって、全照合の際に照合の対象となる値の範囲において、パターンテーブルは、部分登録ビットパターンの有効無効を示すビットフラグからなるマスクデータで与えることができる。すなわち、全照合の際に、予め部分対象ビットストリングが取り得る値の範囲が決まっているので、そのようなマスクデータでメモリに記憶し、またメモリからロードすることが可能である。したがって、パターンロード工程および手段においては、マスクデータをメモリからロードする。

また、この照合方法および装置においては、部分対象ビットストリングが取り得る全ての値と照合するので、パターンテーブルの量あるいは領域としては、部分対象ビットストリングが取り得る全ての値をカバーできる量あるいは領域が予め確保される。したがって、エントリを追加する際は、基本的にはマスクパターンを更新するだけで良く、エントリの追加削除にともなうエントリ移動は発生しない。このため、上位アプリケーションによるテーブル管理のオーバーヘッドを縮小または排除できる。したがって、パケットフィルタリングやステートフルイン

特に、マスクデータの場合は、1ビットで1エントリを表現することも可能となるので、パターンテーブルの記憶容量は大幅に削減され、また、パターンテ

ブルをロードする時間も短縮される。さらに、更新する際も、エントリの追加削除の処理に書き換えるビット量は大幅に少なくなり、処理は簡略化され、処理時間も短縮される。したがって、パターンテーブルをマスクデータ化することは有効である。

5

部分対象ビットストリングが取り得る全ての値と照合する処理（全照合工程および手段）は、独立した処理なので、比較器やルックアップテーブルを用いてハードウェアで高速に実行可能であり、多段階に分割することによりハードウェアの規模も大きくなならない。部分対象ビットストリングのビット長は限定されるものではないが、ビット長が長くなればハードウェアは大きくなり、ビット長が短ければ照合段数が増加する。ハードウェアの適切な規模は、ハードウェアの目的、経済的な価値、実現可能な配線ルールなどに依存して変わる。現状では、部分対象ビットストリングのビット長としては4から5ビット程度が好ましいと考えられる。さらに、検索対象となる被検索ビットストリング（以降ではキーとも称する）のビット長増に対してもハードウェア自体のアルゴリズム的な変更は必要なく、ユニットを追加したり、一連の処理を繰り返すことで対応可能となる。

本発明の照合方法および照合装置は、簡易な構成で高速化できるという大きな効果を備えている。まず、全照合工程とパターンロード工程とが独立した処理なので、これらを並列に行うことが可能であり、多段階に分割することに伴い発生するメモリからパターンテーブルをロードするオーバーヘッドの時間も大幅に削減できる。したがって、特殊な構造で高速なメモリを使わなくても、十分に速い検索速度を発揮でき、廉価で大容量の検索を高速に実行する照合方法および装置を提供できる。そのような照合装置は、収容可能なエントリ数はSDRAM容量にのみ規定されるため、スケラブル性が高く、また、メモリ管理が柔軟に行える。

したがって、複数種の検索を単一のハードウェアセットで柔軟におこなえるものになる。

20
25

メモリに対してデータを入出力するキャッシュ装置を設けることにより、パターンテーブルをロードする時間のオーバーヘッドをさらに削減できる。キャッシュメモリの効率を向上し、ミスヒット率を低減するには、パターンテーブル、

- る全照合手段と、複数の登録ビットパターンを示すためのパターンテーブルであって、現状態の検索対象ビットストリングが取り得る全ての値に対応した領域を持ち、先行する状態から得られる照合継続情報により決まる、現状態のパターンテーブルを、全照合手段とは独立に、メモリよりロードするパターンロード手段と、全照合手段の結果と現状態のパターンテーブルより、現状態の検索対象ビットストリングに一致する現状態の登録ビットパターンの有無を少なくとも示す照合結果を出力する判定手段と、照合結果により、現状態のパターンテーブルに対応するアドレステーブルから、現状態の次の状態の前記パターンテーブルのアドレスを含む照合継続情報を出力する出力手段とを備えている。
- 10 1つの状態遷移を決定するのに、複数の照合装置を用いた設計も可能であり、その場合は、本発明の分類装置が遷移先の検索に用いられる。照合する内部状態、すなわち、状態遷移条件を外部条件や内部条件で変更することが可能であり、検索対象供給手段により、照合装置に供給される照合テーブルが指定されるようにしても良い。データ処理回路によりメモリの照合テーブルが書き換えられるようにしても良い。
- 15 QoSの検索などに本発明の状態遷移（オートマトン）プロセッサを用いると、QoSの検索とプロセッサとしてのアドレッシングが一体となったアーキテクチャを実現することができる。

図面の簡単な説明

- 図1は、管理装置の例としてルータの概要を示す図である。
- 20 図2(a)～図2(f)は、一致検索の照合状態を説明する図である。
- 図3は、バイナリビットツリー上の照合状態を示す図である。
- 図4(a)～図4(f)は、右倒れ一致型の近似について説明する図である。
- 図5(a)～図5(f)は、左倒れ一致型の近似について説明する図である。
- 図6は、バイナリビットツリーをテーブル分割した様子を示す図である。
- 25 図7(a)～図7(c)は、照合テーブル（部分テーブル）を示す図である。
- 図8(a)および図8(b)は、MIN/MAXサーチを説明する図である。
- 図9(a)および図9(b)は、部分テーブルでMIN/MAXサーチを行う様子を示す図である。
- 図10は、圧縮テーブルでMIN/MAXサーチを行う様子を示す図である。

請 求 の 範 囲

1. (補正後) 検索対象のビットストリングを複数ビットの部分対象ビットスト
リングに分けて、予め登録された複数の登録ビットパターンと多段階で照合する
5 過程を有するビットストリングの照合方法であって、
前記多段階に含まれる1つの照合段階である現段階は、
前記検索対象のビットストリングから、前記現段階の前記部分対象ビットスト
リングを選択し、前記現段階の部分対象ビットストリングが取り得る全ての値と
照合する全照合工程と、
10 前記複数の登録ビットパターンの各々の部分登録ビットパターンを示すための
パターンテーブルであって、前記現段階の部分対象ビットストリングが取り得る
全ての値に対応した領域を持ち、前記現段階に対して先行する段階から得られる
照合継続情報により決まる、前記現段階のパターンテーブルを、前記全照合工程
とは独立に、前記全照合工程と前後して、または並列に、メモリよりロードする
15 パターンロード工程と、
前記全照合工程の結果と前記現段階のパターンテーブルとにより、前記現段階
の部分対象ビットストリングに一致する前記現段階の前記部分登録ビットパター
ンの有無を少なくとも示す照合結果を得る判定工程と、
前記照合結果により、前記現段階のパターンテーブルに対応するアドレステー
20 ブルから、前記現段階の次の段階の前記パターンテーブルのアドレスを含む前記
照合継続情報を出力する出力工程とを有する照合方法。

2. 前記パターンテーブルは、前記部分登録ビットパターンの有効無効を示す
ビットフラグからなるマスクデータである、請求項1の照合方法。
25

3. 前記出力工程では、前記一致する現段階の部分登録ビットパターンに続く
前記次の段階の前記パターンテーブルのアドレスを含む前記照合継続情報を出力
する、請求項1の照合方法。

データ管理方法。

19. 請求項1に記載の照合方法により、前記検索対象のビットストリームを照合する工程と、

5 その照合する工程の照合結果に基づき前記検索対象のビットストリングを備えたデータを管理する工程とを有するデータ管理方法。

20. 請求項1に記載の照合方法により、状態遷移の評価元となるデータを前記検索対象のビットストリングとし、複数の状態遷移条件を示すデータを前記複数の登録ビットパターンとして照合する工程と、

10 前記照合する工程の照合結果によりデータ処理回路の状態を遷移する工程とを有するデータ処理装置の制御方法。

21. (補正後) 検索対象のビットストリングを複数ビットの部分対象ビットストリングに分けて、予め登録された複数の登録ビットパターンと多段階で照合するために、前記多段階に含まれる少なくとも1つの段階を実行する照合装置であって、

15 前記検索対象のビットストリングから、前記多段階の1つの現段階の前記部分対象ビットストリングを選択し、その部分対象ビットストリングが取り得る全ての値と照合する全照合手段と、

20 前記複数の登録ビットパターンの部分登録ビットパターンを示すためのパターンテーブルであって、前記現段階の部分対象ビットストリングが取り得る全ての値に対応した領域を持ち、前記現段階に対して先行する段階から得られる照合継続情報により決まる、前記現段階のパターンテーブルを、前記全照合手段とは独立に、メモリよりロードするパターンロード手段と、

25 前記全照合手段の結果と前記現段階のパターンテーブルとにより、前記現段階の部分対象ビットストリングに一致する前記現段階の部分登録ビットパターンの有無を少なくとも示す照合結果を出力する判定手段と、

前記照合結果により、前記現段階のパターンテーブルに対応するアドレステーブルから、前記現段階の次の段階の前記パターンテーブルのアドレスを含む前記照合継続情報を出力する出力手段とを有する照合装置。

47. 前記メモリには、前記パターンテーブルおよび前記アドレステーブルを含む照合テーブルが記憶されており、

前記分類装置の出力または前記検索対象供給手段により、最初の前記照合装置に供給される前記照合テーブルが指定される、請求項46のデータ処理装置。

5

48. 前記メモリには、前記パターンテーブルおよび前記アドレステーブルを含む照合テーブルが記憶されており、

前記データ処理回路により前記メモリの照合テーブルが書き換えられる、請求項47のデータ処理装置。

10

49. (補正後) 状態遷移の評価元となる現状態の検索対象のビットストリングを、予め登録された複数の状態遷移条件を示す登録ビットパターンと照合する照合装置と、

前記照合装置に対し、前記検索対象のビットストリングを供給する検索対象供給手段と、

15

前記照合装置の出力により状態が遷移するデータ処理回路とを有するデータ処理装置であって、

前記現状態の検索対象のビットストリングが取り得る全ての値と照合する全照合手段と、

前記複数の登録ビットパターンを示すためのパターンテーブルであって、前記現状態の検索対象ビットストリングが取り得る全ての値に対応した領域を持ち、先行する状態から得られる照合継続情報により決まる、現状態のパターンテーブルを、前記全照合手段とは独立に、メモリよりロードするパターンロード手段と、

20

前記全照合手段の結果と前記現状態のパターンテーブルとにより、前記現状態の検索対象ビットストリングに一致する前記現状態の登録ビットパターンの有無を少なくとも示す照合結果を出力する判定手段と、

25

前記照合結果により、前記現状態のパターンテーブルに対応するアドレステーブルから、前記現状態の次の状態の前記パターンテーブルのアドレスを含む前記照合継続情報を出力する出力手段とを備えている、データ処理装置。

50. 前記メモリには、前記パターンテーブルおよび前記アドレステーブルを含む照合テーブルが記憶されており、

前記検索対象供給手段により、前記照合装置に供給される前記照合テーブルが指定される、請求項49のデータ処理装置。

5

51. 前記メモリには、前記パターンテーブルおよび前記アドレステーブルを含む照合テーブルが記憶されており、

前記データ処理回路により前記メモリの照合テーブルが書き換えられる、請求項49のデータ処理装置。

10

52. (追加) 前記全照合工程では、比較器またはルックアップテーブルを用いたハードウェアにより前記照合を行う、請求項1の照合方法。

53. (追加) 前記全照合手段は、比較器またはルックアップテーブルを用いたハードウェアにより前記照合を行う、請求項21の照合装置。

15

54. (追加) 前記全照合手段は、比較器またはルックアップテーブルを用いたハードウェアにより前記照合を行う、請求項49のデータ処理装置。